

第七章 AT89C51/LV51 Flash 单片机

AT89C51/LV51 是一种低功耗/低电压、高性能的 8 位单片机,片内带有一个 4K 字节的 Flash 可编程可擦除只读存储器(PEROM),它采用了 CMOS 工艺和 ATMEL 公司的高密度非易失性存储器(NURAM)技术,而且其输出引脚和指令系统都与 MSC-51 兼容。片内的 Flash 存储器允许在系统内可改编程序或用常规的非易失性存储器编程器来编程。因此 AT89C51/LV51 是一种功能强、灵活性高且价格合理的单片机,可方便地应用在各种控制领域。

§ 7.1 AT89C51 Flash 单片机

AT89C51 和 AT89LV51 的内部结构和输出引脚都是相同的。它们之间的差别仅在于工作电压范围的不同。AT89LV51 可工作在低电压的情况,它的工作电压范围是(2.7~6)V。

7.1.1 结构框图及引脚

一、结构框图

AT89C51 的结构框图见图 7-1。

AT89C51 具有下列主要性能:

- 4KB 可改编程序 Flash 存储器
(可经受 1,000 次的写入/擦除周期)
- 全静态工作:0Hz~24MHz
- 三级程序存储器保密
- 128×8 字节内部 RAM
- 32 条可编程 I/O 线
- 2 个 16 位定时器/计数器
- 6 个中断源
- 可编程串行通道
- 片内时钟振荡器

另外,AT89C51 是用静态逻辑来设计的,其工作频率可下降到 0Hz,并提供两种可用软件来选择的省电方式——空闲方式(Idle Mode)和掉电方式(Power Down Mode)。在空闲方式中,CPU 停止工作,而 RAM、定时器/计数器、串行口和中断系统都继续工作。在掉电方式中,片内振荡器停止工作,由于时钟被“冻结”,使一切功能都暂停,只保存片内 RAM 中的内容,直到下次硬件复位为止。

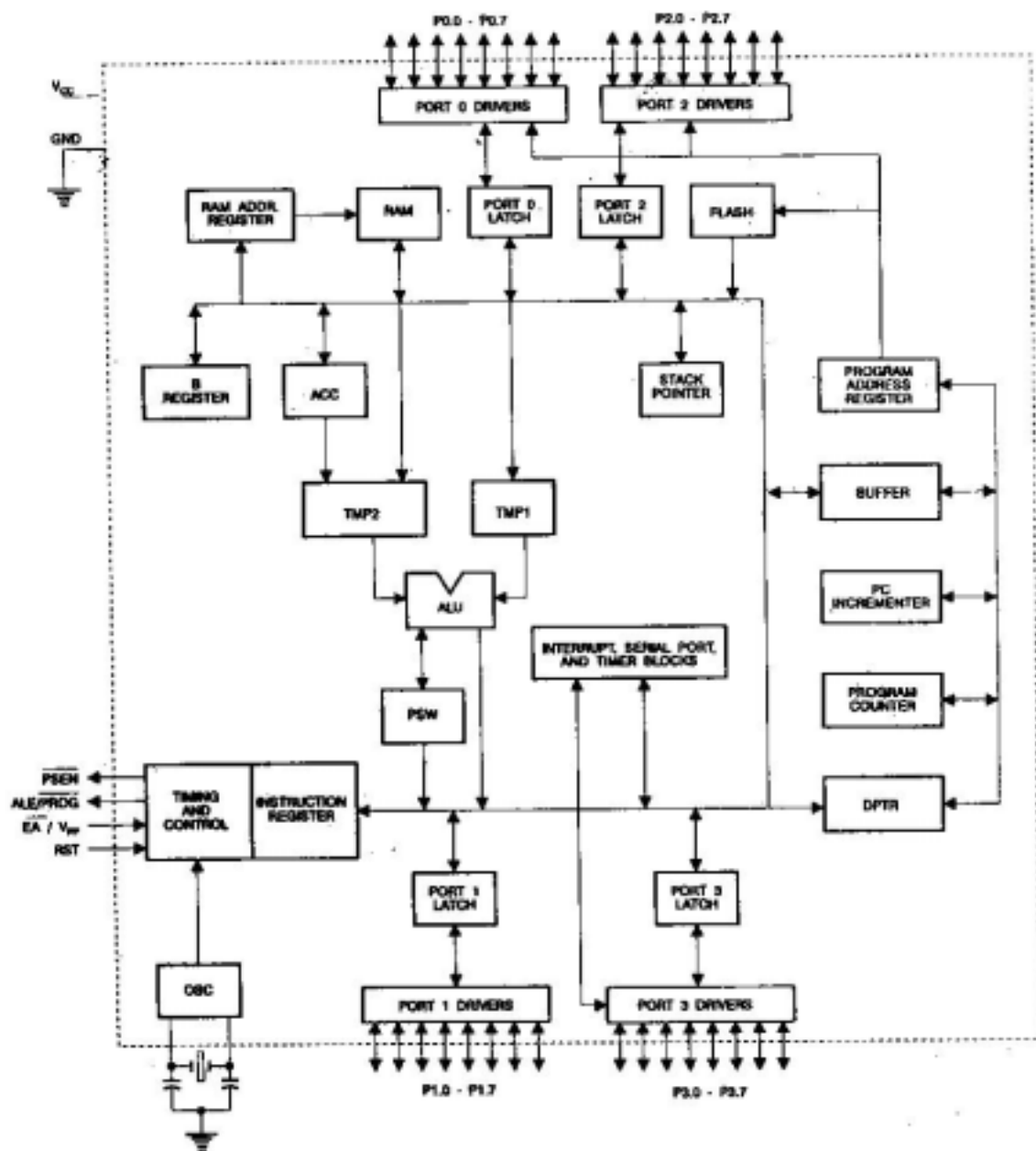


图 7-1 结构框图

二、引脚描述

图 7-2 是 AT89C51/LV51 的引脚结构图,有双列直插封装(DIP)方式和方形封装方式。下面分别叙述这些引脚的功能。

1. 主电源引脚

- (1) Vcc 电源端
- (2) GND 接地端

2. 外接晶体引脚 XTAL1 和 XTAL2

(1) XTAL1 接外部晶体的一个引脚。在单片机内部,它是构成片内振荡器的反相放大器的输入端。当采用外部振荡器时,该引脚接收振荡器的信号,即把此信号直接接到内部时钟发生器的输入端。

(2) XTAL2 接外部晶体的另一个引脚。在单片机内部,它是上述振荡器的反相放大器的输出端。采用外部振荡器时,此引脚应悬浮不连接。

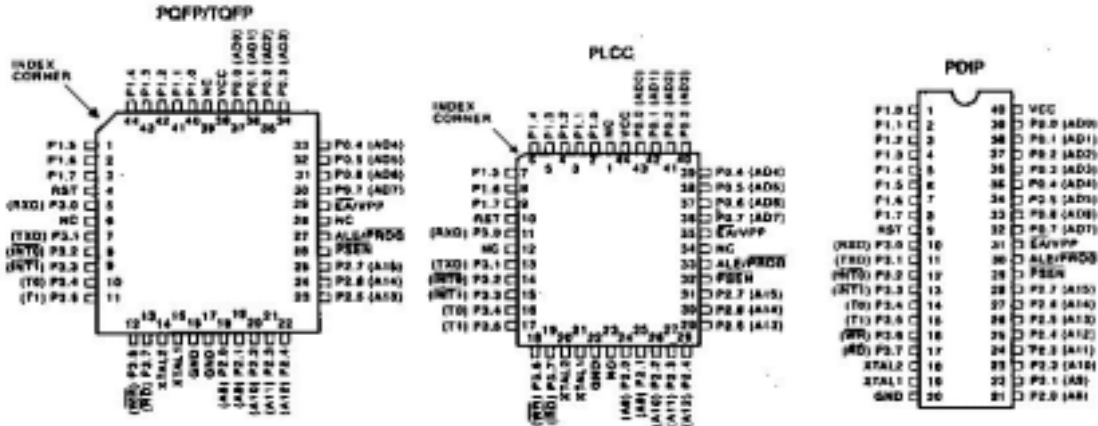


图 7-2 引脚图

3. 控制或与其它电源复用引脚 RST、ALE/PROG、PSEN 和 EA/Vpp

(1) RST 复位输入端。当振荡器运行时,在该引脚上出现两个机器周期的高电平将使单片机复位。

(2) ALE/PROG 当访问外部存储器时,ALE(地址锁存允许)的输出用于锁存地址的低字节。即使不访问外部存储器,ALE 端仍以不变的频率(此频率为振荡器频率的 $\frac{1}{6}$)周期性地出现正脉冲信号。因此,它可用作对外输出的时钟,或用于定时目的。然而要注意的是:每当访问外部数据存储器时,将跳过一个 ALE 脉冲。

在对 Flash 存储器编程期间,该引脚还用于输入编程脉冲(PROG)。

如果需要的话,通过对专用寄存器(SFR)区中 8EH 单元的 D0 位置数,可禁止 ALE 操作。该位置数后,只有在执行一条 MOVX 或 MOVC 指令期间,ALE 才会被激活。另外,该引脚会被微弱拉高,单片机执行外部程序时,该设定禁止 ALE 位无效。

(3) PSEN 程序存储器允许(PSEN)输出是外部程序存储器的读选通信号。当 AT89C51/LV51 由外部程序存储器取指令(或常数)时,每个机器周期两次 PSEN 有效(即输出 2 个脉冲)。但在此期间内,每当访问外部数据存储器时,这两次有效的 PSEN 信号将不出现。

(4) \overline{EA}/V_{pp} 外部访问允许端。要使 CPU 只访问外部程序存储器(地址为 0000H ~ FFFFH),则 \overline{EA} 端必须保持低电平(接到 GND 端)。然而要注意的是,如果保密位 LBI 被编程,复位时在内部会锁存 \overline{EA} 端的状态。

当 \overline{EA} 端保持高电平(接 V_{cc} 端)时,CPU 则执行内部程序存储器中的程序。

在 Flash 存储器编程期间,该引脚也用于施加 12V 的编程允许电源 V_{pp} (如果选用 12V 编程)。

4. 输入/输出引脚 P0.0 ~ P0.7、P1.0 ~ P1.7、P2.0 ~ P2.7 和 P3.0 ~ P3.7

(1) P0 端口(P0.0 ~ P0.7) P0 是一个 8 位漏极开路型双向 I/O 端口。作为输出口用时,每位能以吸收电流的方式驱动 8 个 TTL 输入,对端口写 1 时,又可作高阻抗输入端用。

在访问外部程序和数据存储器时,它是分时多路转换的地址(低 8 位)/数据总线,在访问期间激活了内部的上拉电阻。

在 Flash 编程时,P0 端口接收指令字节;而在验证程序时,则输出指令字节。验证时,要求外接上拉电阻。

(2) P1 端口(P1.0 ~ P1.7) P1 是一个带有内部上拉电阻的 8 位双向 I/O 端口。P1 的输出缓冲器可驱动(吸收或输出电流方式)4 个 TTL 输入。对端口写 1 时,通过内部的上拉电阻把端口拉到高电位,这时可用作输入口。作输入口使用时,因为有内部的上拉电阻,那些被外部信号拉低的引脚会输出一个电流(I_{IL})。

在对 Flash 编程和程序验证时,P1 接收低 8 位地址。

(3) P2 端口(P2.0 ~ P2.7) P2 是一个带有内部上拉电阻的 8 位双向 I/O 端口。P2 的输出缓冲器可驱动(吸收或输出电流方式)4 个 TTL 输入。对端口写 1 时,通过内部的上拉电阻把端口拉到高电位,这时可用作输入口。P2 作输入口使用时,因为有内部的上拉电阻,那些被外部信号拉低的引脚会输出一个电流(I_{IL})。

在访问外部程序存储器和 16 位地址的外部数据存储器(如执行 MOVX @DPTR 指令)时,P2 送出高 8 位地址。在访问 8 位地址的外部数据存储器(如执行 MOVX @RI 指令)时,P2 口引脚上的内容(就是专用寄存器(SFR)区中 P2 寄存器的内容),在整个访问期间不会改变。

在对 Flash 编程和程序验证期间,P2 也接收高位地址和一些控制信号。

(4) P3 端口(P3.0 ~ P3.7) P3 是一个带内部上拉电阻的 8 位双向 I/O 端口。P3 的输出缓冲器可驱动(吸收或输出电流方式)4 个 TTL 输入。对端口写 1 时,通过内部的上拉电阻把端口拉到高电位,这时可用作输入口。P3 作输入口使用时,因为有内部的上拉电阻,那些被外部信号拉低的引脚会输出一个电流(I_{IL})。

在 AT89C51 中,P3 端口还用于一些专门功能,这些兼用功能见表 7-1。

表 7-1 P3 各端口引脚与兼用功能表

端口引脚	兼用功能
P3.0	RXD(串行输入口)
P3.1	TXD(串行输出口)
P3.2	$\overline{INT0}$ (外部中断 0)

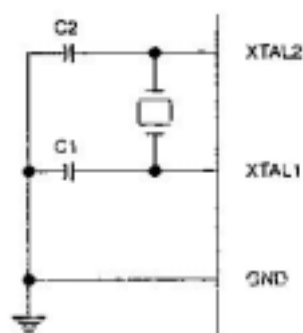
端口引脚	兼用功能
P3.3	$\overline{INT1}$ (外部中断 1)
P3.4	T0(定时器 0 的外部输入)
P3.5	T1(定时器 1 的外部输入)
P3.6	\overline{WR} (外部数据存储器写选通)
P3.7	\overline{RD} (外部数据存储器读选通)

在对 Flash 编程或程序验证时, P3 还接收一些控制信号。

7.1.2 振荡器和工作方式

一、振荡器

AT89C51 内部有一个用于构成片内振荡器的高增益反相放大器, 引脚 XTAL1 和 XTAL2 分别是此放大器的输入端和输出端。这个放大器与作为反馈元件的片外石英晶体或陶瓷谐振器一起可构成一个自激振荡器, 振荡电路的连接方法见图 7-3。



Notes: C1, C2 = 30 pF \pm 10 pF for Crystals
= 40 pF \pm 10 pF for Ceramic Resonators

图 7-3 振荡器连接图

图中, 外接石英晶体(或陶瓷谐振器)以及电容 C1 和 C2 构成并联谐振电路, 接在放大器的反馈回路中。对外接电容 C1 和 C2 的值虽然没有严格的要求, 但电容的大小多少会影响振荡器频率的高低、振荡器的稳定性、起振的快速性和温度稳定性。外接石英晶体时, C1 和 C2 一般取(30PF \pm 10PF); 外接陶瓷谐振器时, C1 和 C2 一般取(40PF \pm 10PF)。

用户也可以采用外部振荡器。采用外部振荡器的连接方法见图 7-4。这时外部振荡器

的信号接到 XTAL1 端,即内部时钟发生器的输入端,而 XTAL2 端悬空不用。

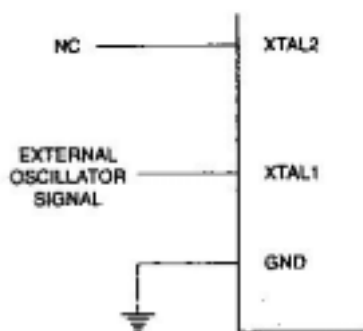


图 7-4 外部振荡器连接图

由于外部振荡器信号是通过一个 2 分频触发器后才成为内部时钟信号的,所以对外部振荡器信号的占空比没有什么要求,但最小的高电平持续时间和最大的低电平持续时间应符合产品技术条件的要求。

二、省电工作方式

AT89C51 有两种可用软件来选择的省电方式——空闲工作方式和掉电工作方式。这两种方式是由专用寄存器 PCON(电源控制寄存器)中 PD(PCON.1)和 IDL(PCON.0)位来控制的。PD 是掉电方式位,当 PD=1 时,激活掉电工作方式,IDL 是空闲方式位,当 IDL=1 时,激活空闲工作方式。若 PD 和 IDL 同时为 1,则先激活掉电方式。

1. 空闲方式

执行完一条 IDL(PCON.0)置 1 的指令后,单片机就进入空闲方式,该指令是 CPU 执行的最后一条指令,这条指令执行完以后 CPU 停止工作。在空闲方式下,CPU 处于睡眠状态,但片内的其他部件仍然工作,而且片内 RAM 的内容和所有专用寄存器的内容在空闲方式期间都被保留起来。

有两条途径可以终止空闲方式。

一种方法是激活任何一个被允许的中断,IDL(PCON.0)将被硬件清除,结束空闲工作方式。中断得到响应后,进入中断服务子程序,紧跟在 RETI 之后,下一条要执行的指令将是使单片机进入空闲方式那条指令的后面一条指令。

终止空闲方式的另一个方法是通过硬件复位。要注意的是,当空闲方式是靠硬件复位来结束时,CPU 通常都是从激活空闲方式那条指令的下一条指令开始继续执行。但要完成内部复位操作,硬件复位信号要保持 2 个机器周期(24 个振荡器周期)有效。在这种情况下,片内的硬件禁止 CPU 访问内部 RAM,但不禁止其访问端口引脚。当空闲方式是通过硬件复位来结束时,为了排除对端口引脚产生意外写入的可能性,激活空闲方式那条指令的下一条指令就不应该是一条对一个端口引脚或对外部存储器写入的指令。

2. 掉电方式

执行完一条把 PD(PCON.1)置 1 的指令后,单片机就进入掉电方式。激活掉电方式的那条指令是 CPU 执行的最后一条指令,这条指令执行完以后,CPU 停止工作。在掉电方式下,片内振荡器停止工作。由于时钟被“冻结”,一切功能都停止。片内 RAM 的内容和专用寄存器中的内容一直保持到掉电方式结束为止。退出掉电方式的唯一途径是硬件复位,复位时会重新定义专用寄存器中的值,但不改变片内 RAM 的内容。即在掉电方式下,只有片内 RAM 的内容被保持,专用寄存器的内容也不保持。

必须注意的是:在进入掉电方式之前,V_{CC} 不能降下来;在掉电方式终止前,V_{CC} 就应该恢复到正常工作水平。复位终止了掉电方式,也释放了振荡器,所以在 V_{CC} 恢复到正常水平之前,不应该复位。复位时,要保持足够长的复位有效时间,以保证振荡器重新启动并达到稳定。

在空闲和掉电方式期间外部引脚的状态:

方式	程序存储器	ALE	$\overline{\text{PSEN}}$	P0	P1	P2	P3
空闲	内部	1	1	数据	数据	数据	数据
空闲	外部	1	1	悬浮	数据	地址	数据
掉电	内部	0	0	数据	数据	数据	数据
掉电	外部	0	0	悬浮	数据	数据	数据

7.1.3 对 Flash 存储器及接口编程

一、程序存储器的加密

AT89C51 单片机中有 3 个加密位 LB11、LB2、LB3。通过软件编程可定义这 3 个加密位的状态,以获得一些附加的功能。这 3 个加密位的状态及相应的功能见表 7-2。

表 7-2 加密位的功能表

LB1	LB2	LB3	功 能
U	U	U	没有程序保密功能
P	U	U	禁止从外部程序存储器中执行 MOV _C 指令读取内部程序存储器的内容
P	P	U	除上述功能外,还禁止程序校验
P	P	P	除上述功能外,还禁止外部执行

注意:表中 U——表示未编程

P——表示编程

当加密位 LB1 被编程时,在复位期间, $\overline{\text{EA}}$ 端的逻辑电平被采样并锁存。如果单片机上电后一直没有复位,则锁存器的初始值是一个随机数,而且这个随机数会一直保持到复位被激

活。为了使单片机的功能正常,被锁存的 \overline{EA} 电平值必须与该引脚当前的逻辑电平一致。另外,只能通过片擦除操作来擦除加密位的内容。

二、Flash 存储器的编程和程序校验

AT89C51 单片机内部有一个 4K 字节的 Flash PEROM。这个 Flash 存储阵列通常是处于已擦除状态(即存储单元的内容为 FFH),随时可对它进行编程。编程接口可接收高电压(12V)或低电压(V_{cc})的允许编程信号。低电压编程方式可很方便地对 AT89C51/LV651 内的用户系统进行编程;而高电压编程方式则可与通用的 EPROM 编程器兼容。

AT89C51 单片机中,有些允许用高电压编程方式编程,有些允许用低电压编程方式编程,各自芯片面上的型号和片内特征字节的内容不同,详见表 7-3。

表 7-3 芯片型号和片内特征字节的内容

	VPP = 12V	VPP = 5V
面上的型号	AT89C51/AT89LV51 ××××/×××× YYWW/YYWW	AT89C51/AT89LV51 ××××-5/××××-5 YYWW/YYWW
特征字节	(030H) = 1EH (031H) = 51H/61H (032H) = FFH	(030H) = 1EH (031H) = 51H/61H (032H) = 05H

AT89C51 的程序存储器阵列是采用字节写入方式编程的,即每次写入一个字节。要对片内的 PEROM 程序存储器写入任何一个非空字节,都必须用片擦除方式将整个存储器的内容清除。

1. 对 Flash 存储器编程

编程前,必须按照表 7-4 和图 7-5 建立好地址、数据和相应的控制信号。编程单元的地址加在 P1 端口和 P2 端口的 P2.0~P2.3(11 位地址为 0000H~0FFFH),数据从 P0 端口输入。引脚 P2.6、P2.7 和 P3.6、P3.7 的电平选择见表 7-4。 \overline{PSEN} 应保持低电平,而 RST 应保持高电平。 \overline{EA}/VPP 是编程电源的输入端,按要求加入编程电压。A1E/ \overline{PROG} 端输入编程脉冲(应为负脉冲信号)。编程时,采用 4~20MHz 的振荡器。对 AT89C51/LV51 编程的步骤如下:

- (1) 在地址线上输入要编程单元的地址。
- (2) 在数据线上输入要写入的数据字节。
- (3) 激活相应的控制信号。
- (4) 在采用高电压编程方式时,将 \overline{EA}/VPP 端的电压加到 12V。
- (5) 每对 Flash 存储阵列写入一个字节或每写入一个程序加密位,加一个 A1E/ \overline{PROG} 编程脉冲。

改变编程单元的地址和要写入的数据,重复步骤 1~5,直到全部文件编程完毕。

每个字节写入周期是自动定时的,通常不大于 1.5ms。

表 7-4 Flash 编程方式

方式	RST	$\overline{\text{PSEN}}$	$\overline{\text{ALE/PROG}}$	$\overline{\text{EA/VPP}}$	P2.6	P2.7	P3.6	P3.7
写代码数据	H	L	~	H/12V ⁽¹⁾	L	H	H	H
读代码数据	H	L	H	H	L	L	H	H
写加密位	LB1	H	L	~	H/12V	H	H	H
	LB2	H	L	~	H/12V	H	H	L
	LB3	H	L	~	H/12V	H	L	H
片擦除	H	L	~ ⁽²⁾	H/12V	H	L	L	L
读特征字节	H	L	H	H	L	L	L	L

注意：(1)根据特征字节(地址为 032H)的内容选择合适的编程电压(VPP = 12V 或 VPP = 5V)

(2)片擦除操作时要求 PROG 的脉冲宽度为 10ms。

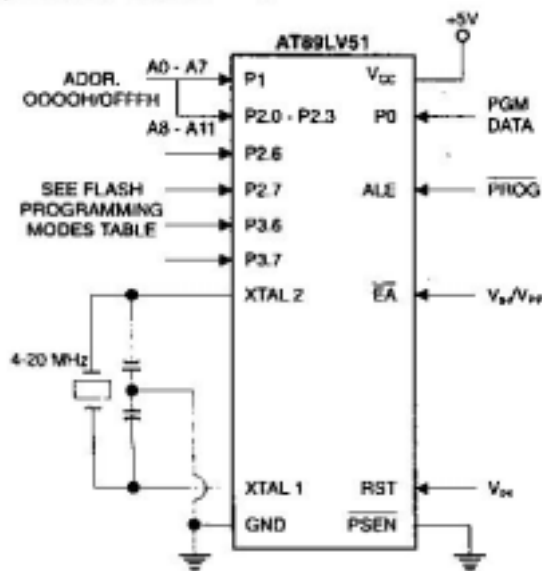


图 7-5 Flash 编程

2. 数据查询方式

AT89C51 单片机用数据查询方式来检测一个写周期是否结束。在一个写周期期间,如果想读出最后写入的那个字,则读出数据的最高位(P0.7)是原来写入字节最高位的反码。写周期一旦完成后,有效的数据就会出现在所有输出端上,这时可开始下一个写周期。一个写周期开始后,可在任何时间开始进行数据查询。

3. 准备就绪/忙信号

字节编程的过程也可通过 RDY/ $\overline{\text{BSY}}$ 输出信号来监视。在编程期间,当 ALE 变为高电平后,P3.4(RDY/ $\overline{\text{BSY}}$)端的电平被拉低,表示忙(正在编程)状态。编程完毕后,P3.4 的电平变高表示准备就绪状态。

4. 程序的校验

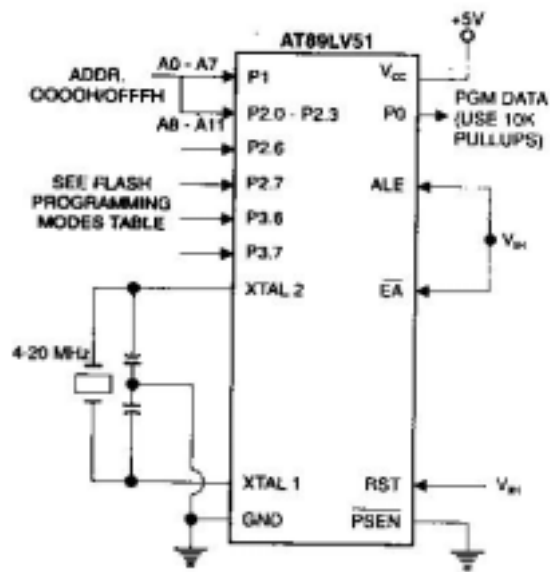


图 7-6 程序的验证

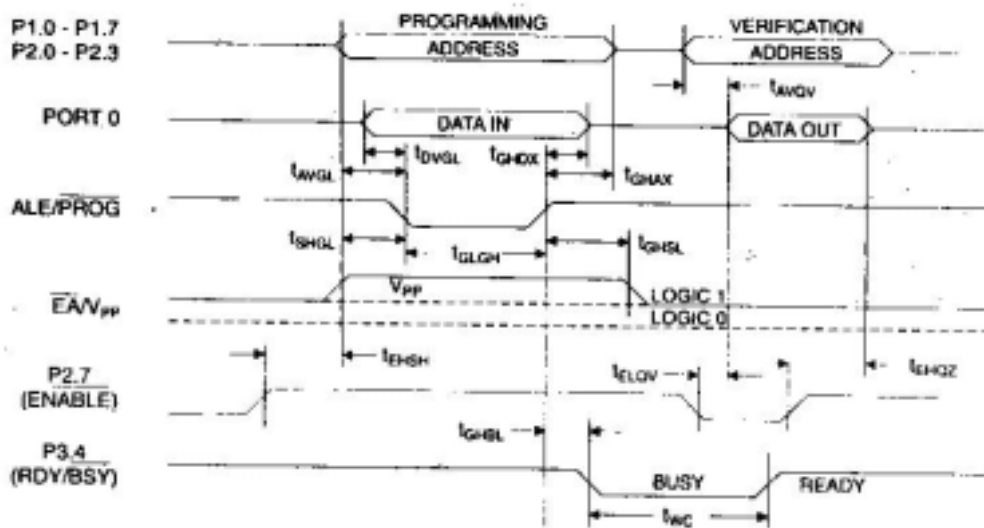


图 7-7 Flash 编程和校验的波形(高电压编程方式)

如果加密位 LB1 和 LB2 没有被编程,那么就可以对 AT89C51 内部已编好的程序进行校验。这时采用图 7-6 所示的引脚接法。程序存储器的地址仍由 P1 端口和 P2 端口的 P2.0 ~

t _{GMU} ⁽¹⁾	PROG 后保持 V _{pp}	10		μs
t _{PGH}	PROG 宽度	1	110	μs
t _{AVQV}	地址到数据有效		48t _{CLCL}	
t _{ELQV}	ENABLE 低到数据有效		48t _{CLCL}	
t _{ERQV}	ENABLE 后数据悬浮	0	48t _{CLCL}	
t _{GMU}	PROG 变高到BUSY 变低		1.0	μs
t _{wc}	字节写入周期时间		2.0	ms

注:1. 只用于 12V 编程方式

2. 只对 AT89LV51 而言

5. 片擦除操作

用一组适当的控制信号(见表 7-4),并保持 ALE/PROG 脉冲宽度(低电平的时间)约 10ms,整个 Flash 阵列的内容就会被擦除。擦除后,Flash 存储阵列全为 1 状态。注意,在对程序存储器进行重新编程之前必须执行片擦除操作。

6. 读特征字节

AT89C51 单片机内有 3 个特征字节(地址为 030H、031H 和 032H),用来指出该器件的厂商、型号和编程电压。其中:

(030H) = 1EH; 表示 ATMEL 公司制造

(031H) = 51H; 表示型号为 89C51

(031H) = 61H; 表示型号为 89LV51

(032H) = FFH; 表示编程电压为 12V

(032H) = 05H; 表示编程电压为 5V

特征字节的内容可以读出,读特征字节与程序读出校验过程相仿,只是 P3.6 和 P3.7 必须保持低电平。

7. 编程接口

采用合适的控制信号组合,可对 Flash 存储阵列写入每一个代码字节,也可以擦除整个存储阵列的内容。写操作周期是自动定时的,一旦开始写操作后,就会自动确定其完成的时间。

§ 7.2 AT89LV51 Flash 单片机

AT89LV51 Flash 单片机是 AT89C51 Flash 单片机的低电压产品。除了和 AT89C51 Flash 单片机一样的结构和性能之处;它的最特别之处是可以在低电压的条件下工作,它的工作电压范围为 2.7V~6V。由于可以在低至 2.7V 电压的电源条件下工作,所以 AT89LV51 可以在便携式、袖珍式,无交流供电的环境中应用,特别适用于仪器仪表和各种体积小的设备中。

AT89LV51 的主要性能如下:

1. 4K 可编程的 Flash 存储器;写入/擦除可达 1000 次
2. 2.7V~6V 工作范围
3. 全静态工作;0Hz~12MHz
4. 三级程序存储器保密

5. 128×8 字节内部 RAM
6. 32 条可编程 I/O 引线
7. 2 个 16 位定时/计数器
8. 6 个中断源
9. 可编程串行通道
10. 低功耗的空闲及掉电方式

从 AT89LV51 的性能看出, AT89LV51 和 AT89C51 的区别仅仅在于四点: 第一, AT89C51 可以在高达 24MHz 情况下工作, 而 AT89LV51 最高只能在 12MHz 情况下工作。第二, AT89C51 一般在 $5V \pm 20\%$ 的条件下工作, 而 AT89LV51 则可以在 2.7V ~ 6V 的条件下工作。第三, AT89C51 的编程频率最高为 24MHz, 编程启动电流为 1mA。AT89LV51 的编程最高频率为 12MHz, 编程启动电流为 $25\mu A$ 。第四, AT89C51 的编程特征字在 031H 单元为 51H, 而 AT89LV51 为 61H。

而其余功能, 包括引脚结构, 内部逻辑功能, 振荡器特性, 低功耗省电工作方式, 存储器保密, 对 Flash 存储器及接口编程, 则是完全相同的。

AT89LV51 的这些功能都可以从 AT89C51 的有关功能中得到。